

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06205223 A**

(43) Date of publication of application: **22.07.94**

(51) Int. Cl.

H04N 1/41
G06F 13/36
G06F 15/64
G06F 15/66

(21) Application number: **04114750**

(71) Applicant: **MURATA MACH LTD**

(22) Date of filing: **07.05.92**

(72) Inventor: **OKUBO MASAYUKI**

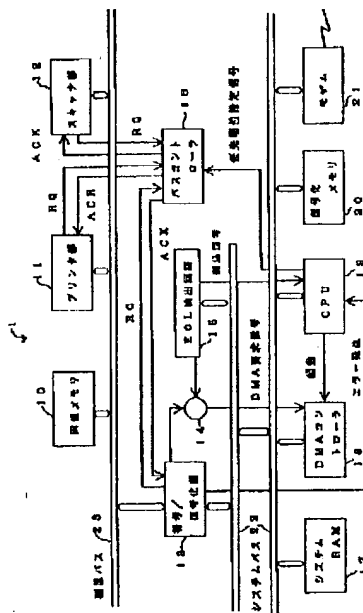
(54) **PICTURE PROCESSOR**

(57) Abstract:

PURPOSE: To provide a picture processor with high utilization efficiency of a picture bus, and thus, high utilization efficiency of an entire unit.

CONSTITUTION: The picture processor 1 using a scanner section 12, a printer section 11, a picture memory 10 and a coding/decoding device 13, etc., to transfer picture data before coding or decoding via a picture bus 23 is provided with a bus controller 16 receiving a priority designation signal for the transfer of picture data from a CPU 19 to control the transfer of picture data before coding or after decoding via the picture bus 23.

COPYRIGHT: (C)1994,JPO&Japio



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-205223

(43) 公開日 平成6年(1994)7月22日

(51) Int.Cl. ⁵	識別記号	片内整理番号	F I	技術表示箇所
H 0 4 N 1/41		Z 9070-5C		
G 0 6 F 13/36	3 1 0	Z 9072-5B		
15/64	4 5 0	E 7631-5L		
15/66		J 8420-5L		

審査請求 有 請求項の数 1 (全 8 頁)

(21) 出願番号 特願平4-114750

(22) 出願日 平成4年(1992)5月7日

(71) 出願人 000006297

村田機械株式会社

京都府京都市南区吉祥院南落合町3番地

(72) 発明者 大久保 誠之

京都市伏見区竹田向代町136番地 村田機

械株式会社本社工場内

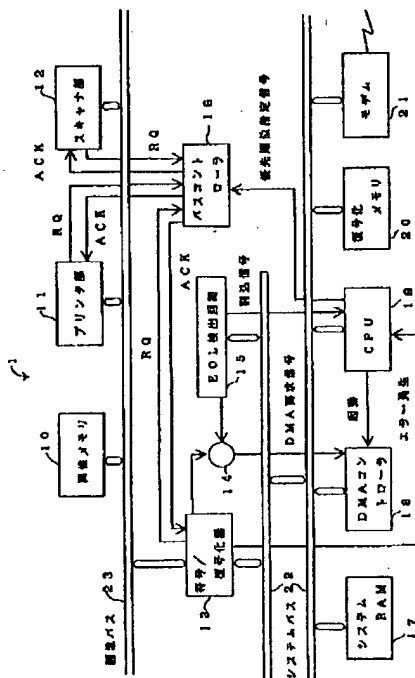
(74) 代理人 弁理士 中井 宏行

(54) 【発明の名称】 画像処理装置

(57) 【要約】

【目的】 画像バスの使用効率の高い、ひいては装置全体の使用効率の高い画像処理装置を提供する。

【構成】 画像バス23を介して、スキャナ部12、プリンタ部11、画像メモリ10及び符号/復号化器13等で相互に符号化前または復号化後の画像データの転送が行われる画像処理装置1において、CPU19から上記画像データの転送の優先順位指定信号を受けて、上記画像バス23を介した上記符号化前または復号化後の画像データの上記転送を制御するバスコントローラ16を備えた構成とされている。



【特許請求の範囲】

【請求項1】画像バスを介して、スキャナ部、プリンタ部、画像メモリ及び符号／復号化器等で相互に符号化前または復号化後の画像データの転送が行われる画像処理装置において、CPUから上記画像データの転送の優先順位指定信号を受けて、上記画像バスを介した上記符号化前または復号化後の画像データの上記転送を制御するバスコントローラを備えたことを特徴とする画像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ファクシミリ装置などに使用される画像処理装置の改良に関する。

【0002】

【従来技術】ファクシミリ装置では、送信原稿から読み取った画像データを符号化により圧縮してから受信側に伝送し、受信側では、圧縮され符号化された画像データを復号化することによって元の画像データを再生して、走査線1ライン毎に印字出力を行うようにされており、これによって回線使用時間を低減させた効率的なデータ

伝送を行うことが出来るようになってきている。
【0003】図3は、このような符号化処理と復号化処理を行う従来の画像処理装置の構成の一例を示したもので、12は送信原稿から画像を読み取りドットデータに電気変換するスキャナ部、11はプリンタ部、13はドットデータをMH符号やMR符号にあるいは逆にMH符号やMR符号をドットデータに変換する符号／復号化器、10はスキャナ部12または符号／復号化器13からのドットデータを一時的に記憶しておく画像メモリ、23はドットデータの転送経路である画像バスである。17はシステムRAM、19はCPU、21は送受信データの変復調を行うモデム、20はモデム21で復調された受信データを一時的に格納しておく復号化メモリ、22はMH符号またはMR符号の転送経路であるシステムバス、18は復号化メモリ20から符号／復号化器13へCPU19を通さずに直接、受信データをシステムバス22を介して転送するDMAコントローラである。

【0004】このような画像処理装置100の復号化時の動作を説明すると、CPU19の制御によりシステムバス22を介して、モデム21から復号化メモリ20へMH符号またはMR符号が転送される。復号化メモリ20へ転送されたMH符号またはMR符号は、DMAコントローラ18の制御によりシステムバス22を介して、符号／復号化器13へ転送されて、そこでドットデータに復号化される。復号化されたドットデータは、画像バス23を介して画像メモリ10あるいは直接、プリンタ部11へ送られ印字出力される。

【0005】一方、符号化時の動作を説明すると、スキャナ部12で画像から読み取られ電気変換されたドットデータは、画像バス23を介して画像メモリ10あるいは

は直接、符号／復号化器13へ転送されて、MH符号またはMR符号に符号化される。符号化されたMH符号またはMR符号は、モデム21へ転送されて、変調され送信される。

【0006】ところが、一例として、スキャナ部12で読み取られドットデータに電気変換された画像データを、画像メモリ10へ転送、蓄積している時は、画像バス23がこの転送に占有されてしまい、この転送が終了する迄は、他の転送処理、例えば符号／復号化器13でドットデータに復号化された画像データを画像メモリ10へ転送、書き込みする処理は行なえず、画像バス23の使用効率が良くなかった。

【0007】

【発明が解決しようとする課題】本発明は、上記事情に鑑みて提案されるもので、画像バスの使用効率の高い、ひいては装置全体の使用効率の高い画像処理装置を提供すること目的としている。

【0008】

【課題を解決するための手段】上記目的を達成する為に提案される本発明は、画像バスを介して、スキャナ部、プリンタ部、画像メモリ及び符号／復号化器等で相互に符号化前または復号化後の画像データの転送が行われる画像処理装置において、CPUから上記画像データの転送の優先順位指定信号を受けて、上記画像バスを介した上記符号化前または復号化後の画像データの上記転送を制御するバスコントローラを備えた構成とされている。

【0009】

【作用】本発明では、CPUから入力される画像バスを介したデータ転送の優先順位指定信号に従って、バスコントローラが符号／復号化器、プリンタ部及びスキャナ部からのデータ転送要求を受けて、最優先部のみデータ転送許可を与え、最優先の転送処理を開始させる。最優先の転送処理の途中でも、最優先部からのデータ転送要求が途切れて、画像バスに空きが生じれば、バスコントローラは次優先部にデータ転送許可を与え、次優先の転送処理を開始させる。最優先部からデータ転送要求を再び受けると、次優先の転送処理の途中であっても、バスコントローラは直ちに次優先部へのデータ転送許可を中断すると共に、最優先部にデータ転送許可を与えて、次優先の転送処理を中断させ、最優先の転送処理を再開させる。このようにバスコントローラが、画像バスを無駄な空きが生じないように、時分割的に制御するので、画像バスの効率的な使用が出来る。

【0010】

【実施例】以下に、本発明の一実施例について、図面を参照しながら説明する。図1は、本発明の画像処理装置の構成例図を示したもので、従来例と同様のところは、同一符号を付して説明を省略する。図において、15はシステムバス22に設けられ、EOL信号を検出すると、CPU19へEOL信号検出を割込信号で通知する

3

と共に、ゲート14にEOL検出信号を送るEOL検出回路、14はEOL検出回路15からEOL検出信号を受けて、符号/復号化器13からDMAコントローラ18へのDMA要求信号の送出を止めるゲートである。また、16は符号/復号化器13、プリンタ部11及びスキャナ部12等からのデータ転送要求信号RQを受けて、CPU19からの優先順位指定信号に従って、最優先部のみにデータ転送許可の確認信号ACKを出力することにより、画像バス23を制御するバスコントローラである。

【0011】このような構成の画像処理装置1の画像バス23に関連した動作を以下に説明する。

(1) ファクシミリ送信時の動作

スキャナ部12で読み取った画像データを画像メモリ10に転送、蓄積すると共に、画像メモリ10から画像データを読み出して符号/復号化器13に転送、符号化する場合、スキャナ部12の読み取り速度の方が符号/復号化器13の符号化速度より大きい。この場合、速度の大きいスキャナ部12から画像メモリ10へのデータ転送を、画像メモリ10から符号/復号化器13へのデータ転送より優先することとし、この優先順位はCPU19がバスコントローラ16へ優先順位指定信号で指示する。

【0012】実際の動作は、スキャナ部12と符号/復号化器13からそれぞれデータ転送要求信号RQがバスコントローラ16へ入力されるが、バスコントローラ16はCPU19からの優先順位指定信号の指示に従って、スキャナ部12にのみデータ転送許可の確認信号ACKを出力するので、先ずスキャナ部12から画像メモリ10へのデータ転送が開始される。

【0013】スキャナ部12から画像メモリ10へのデータ転送の途中で、例えば、原稿を1ライン分副走査方向に紙送りする時間等でデータ転送が不要になり、スキャナ部12からのデータ転送要求信号RQが途切れて、画像バス23に空きが生じると、バスコントローラ16は符号/復号化器13からのデータ転送要求信号RQに応じて、符号/復号化器13へデータ転送許可の確認信号ACKを出力して、画像メモリ10から符号/復号化器13へのデータ転送を開始させる。スキャナ部12からデータ転送要求信号RQが再び入力されるようになれば、画像メモリ10から符号/復号化器13へのデータ転送の途中で、バスコントローラ16は直ちに符号/復号化器13へのデータ転送許可の確認信号ACKの出力を中断すると共に、スキャナ部12にデータ転送許可の確認信号ACKを出力して、画像メモリ10から符号/復号化器13へのデータ転送を中断させると共に、スキャナ部12から画像メモリ10へのデータ転送を再開させる。図2は、このような動作の時の画像バス23の占有状況を示したタイムチャートである。

【0014】(2) ファクシミリ受信時の動作

4

符号/復号化器13でドットデータに復号化された画像データを画像メモリ10へ転送、蓄積すると共に、画像メモリ10から画像データを読み出してプリンタ部11へ転送、印字出力する場合、プリンタ部11が電子写真方式であれば、プリンタ部11がページメモリを有しているため、画像メモリ10からプリンタ部11へのデータ転送速度の方が、符号/復号化器13から画像メモリ10へのデータ転送速度より大きい。この場合、速度の大きい画像メモリ10からプリンタ部11へのデータ転送を、符号/復号化器13から画像メモリ10へのデータ転送より優先することとし、この優先順位はCPU19がバスコントローラ16へ優先順位指定信号で指示する。

【0015】実際の動作は、プリンタ部11と符号/復号化器13からそれぞれデータ転送要求信号RQがバスコントローラ16へ入力されるが、バスコントローラ16はCPU19からの優先順位指定信号の指示に従って、プリンタ部11にのみデータ転送許可の確認信号ACKを出力するので、先ず画像メモリ10からプリンタ部11へのデータ転送が開始される。

【0016】画像メモリ10からプリンタ部11へのデータ転送の途中で、例えば、ページメモリに1頁分の画像データが蓄積されて、印字出力が開始されたり、画像メモリ10にプリンタ部11へ転送する画像データが無くなった等でデータ転送が不要になり、プリンタ部11からのデータ転送要求信号RQが途切れて、画像バス23に空きが生じると、バスコントローラ16は符号/復号化器13からのデータ転送要求信号RQに応じて、符号/復号化器13へデータ転送許可の確認信号ACKを出力して、符号/復号化器13から画像メモリ10へのデータ転送を開始させる。プリンタ部11からデータ転送要求信号RQが再び入力されるようになれば、符号/復号化器13から画像メモリ10へのデータ転送の途中で、バスコントローラ16は直ちに符号/復号化器13へのデータ転送許可の確認信号ACKの出力を中断すると共に、プリンタ部11にデータ転送許可の確認信号ACKを出力して、符号/復号化器13から画像メモリ10へのデータ転送を中断させると共に、画像メモリ10からプリンタ部11へのデータ転送を再開させる。

【0017】(3) 画像メモリ10に蓄積された画像データを読み出して印字出力しながら、ファクシミリ送信を行なう時の動作

画像メモリ10から画像データを読み出してプリンタ部11へ転送、印字出力する一方、スキャナ部12で読み取った画像データを画像メモリ10に転送、蓄積すると共に、画像メモリ10から画像データを読み出して符号/復号化器13に転送、符号化する場合、プリンタ部11が電子写真方式であれば、画像メモリ10からプリンタ部11へのデータ転送速度が最も大きく、次いで、ス

5

キャナ部12から画像メモリ10へのデータ転送速度、画像メモリ10から符号/復号化器13へのデータ転送速度の順となる。この場合、速度の大きい順に、画像メモリ10からプリンタ部11へのデータ転送、スキャナ部12から画像メモリ10へのデータ転送、画像メモリ10から符号/復号化器13へのデータ転送と優先順位を決めることとし、この優先順位はCPU19がバスコントローラ16へ優先順位指定信号で指示する。

【0018】実際の動作は、プリンタ部11、スキャナ部12及び符号/復号化器13からそれぞれデータ転送要求信号RQがバスコントローラ16へ入力されるが、バスコントローラ16はCPU19からの優先順位指定信号の指示に従って、最優先のプリンタ部11にのみデータ転送許可の確認信号ACKを出力するので、先ず画像メモリ10からプリンタ部11へのデータ転送が開始される。

【0019】画像メモリ10からプリンタ部11へのデータ転送の途中で、例えば、ページメモリに1頁分の画像データが蓄積されて、印字出力が開始された等でデータ転送が不要になり、プリンタ部11からのデータ転送要求信号RQが途切れて、画像バス23に空きが生じると、バスコントローラ16は次優先のスキャナ部12からのデータ転送要求信号RQに応じて、スキャナ部12へデータ転送許可の確認信号ACKを出力して、スキャナ部12から画像メモリ10へのデータ転送を開始させる。

【0020】更に、スキャナ部12から画像メモリ10へのデータ転送の途中で、例えば、原稿を1ライン分割走査方向に紙送りする等でデータ転送が不要になり、スキャナ部12からのデータ転送要求信号RQが途切れて、画像バス23に空きが生じると、バスコントローラ16は符号/復号化器13からのデータ転送要求信号RQに応じて、符号/復号化器13へデータ転送許可の確認信号ACKを出力して、画像メモリ10から符号/復号化器13へのデータ転送を開始させる。

【0021】このような状態で、優先順位がより上位のプリンタ部11またはスキャナ部12からのデータ転送要求信号RQがバスコントローラ16へ入力されると、バスコントローラ16は画像メモリ10から符号/復号化器13へのデータ転送の途中であっても、直ちに符号/復号化器13へのデータ転送許可の確認信号ACKの出力を中断すると共に、プリンタ部11またはスキャナ

6

部12にデータ転送許可の確認信号ACKを出力して、画像メモリ10から符号/復号化器13へのデータ転送を中断させると共に、画像メモリ10からプリンタ部11へのデータ転送またはスキャナ部12から画像メモリ10へのデータ転送を再開させる。

【0022】以下、同様にして、バスコントローラ16は、入力されているデータ転送要求信号RQの中から常により優先順位の上位のデータ転送要求信号RQを選んでデータ転送許可の確認信号ACKを返信して、より優先順位の上位のデータ転送が行なわれるように、画像バス23を制御する。

【0023】

【発明の効果】本発明によれば、バスコントローラが、CPUから入力される画像バスを介したデータ転送の優先順位指定信号に従って、画像バスを無駄な空きが生じないように、時分割的に制御するので、画像バスの効率的な使用が出来、ひいては装置全体の使用効率の高い画像処理装置を提供することが出来る。

【図面の簡単な説明】

【図1】本発明による画像処理装置の構成例図である。

【図2】スキャナ部から画像メモリへのデータ転送と、画像メモリから符号/復号化器へのデータ転送の、画像バス占有状況を示したタイムチャートである。

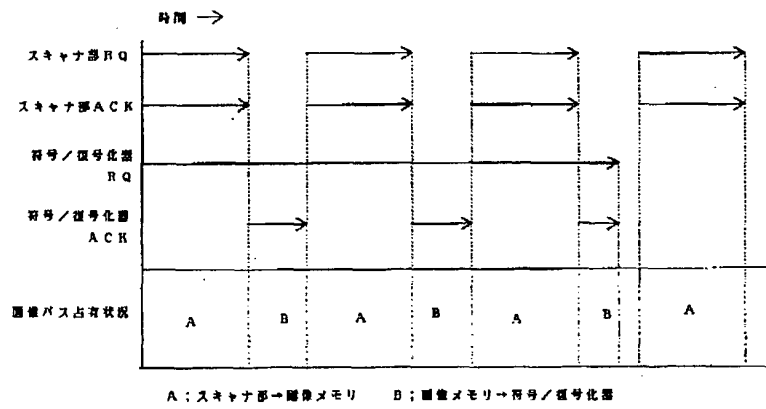
【図3】従来の画像処理装置の構成例図である。

【符号の説明】

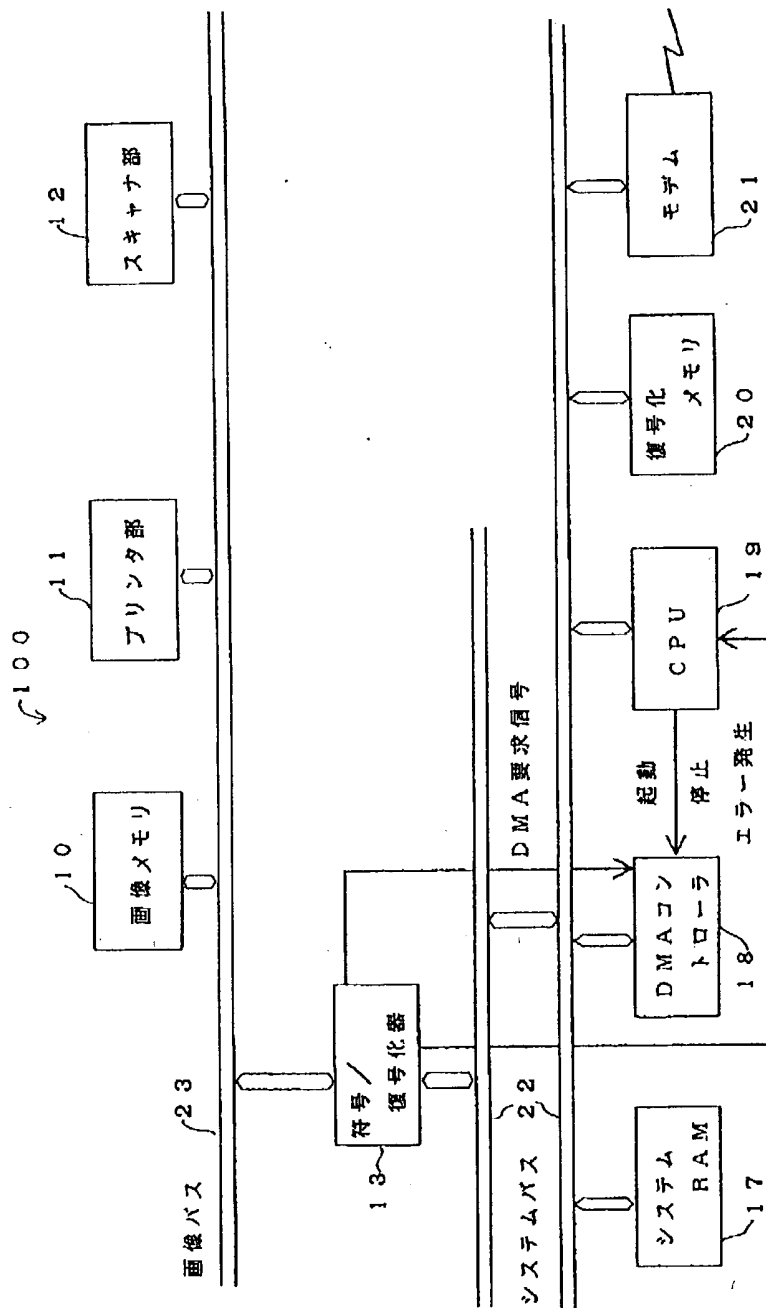
1・・・画像処理装置
10・・・画像メモリ
11・・・プリンタ部
12・・・スキャナ部
13・・・符号/復号化器
14・・・ゲート
15・・・EOL検出回路
16・・・バスコントローラ
17・・・システムRAM
18・・・DMAコントローラ
19・・・CPU
20・・・復号化メモリ
21・・・モデム
22・・・システムバス
23・・・画像バス
ACK・・・データ転送許可の確認信号
RQ・・・データ転送要求信号

Figure 1 is a block diagram of a system architecture. It features two main buses: a video bus (23) and a system bus (22). The video bus (23) connects a video memory (10) to a printer (11) and a scanner (12). The system bus (22) connects a CPU (19) to a system RAM (17), a DMA controller (18), a bus controller (16), and a modem (21). The CPU (19) is also connected to a memory expansion (20). The DMA controller (18) is connected to the system RAM (17) and the bus controller (16). The bus controller (16) is connected to the video bus (23) and the system bus (22). The printer (11) and scanner (12) are connected to the video bus (23) via a video interface (13). The video interface (13) is connected to the video bus (23) and the system bus (22). The video interface (13) is also connected to a video output circuit (15) and a video input circuit (14). The video output circuit (15) is connected to the video bus (23) and the system bus (22). The video input circuit (14) is connected to the video bus (23) and the system bus (22). The video interface (13) is also connected to a video output circuit (15) and a video input circuit (14). The video output circuit (15) is connected to the video bus (23) and the system bus (22). The video input circuit (14) is connected to the video bus (23) and the system bus (22).

【図2】



【図3】



【手続補正書】

【提出日】平成5年5月20日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 画像バスを介して、スキャナ部、プリンタ部、画像メモリ及び符号／復号化器等で相互に画像データの転送が行われる画像処理装置であって、CPUから

上記画像データの転送の優先順位指定信号を受けて、上記画像バスを介した上記画像データの上記転送を制御するバスコントローラを備えたことを特徴とする画像処理装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】

【課題を解決するための手段】上記目的を達成する為に提案される本発明は、画像バスを介して、スキャナ部、プリンタ部、画像メモリ及び符号／復号化器等で相互に画像データの転送が行われる画像処理装置であって、CPUから上記画像データの転送の優先順位指定信号を受けて、上記画像バスを介した上記画像データの上記転送を制御するバスコントローラを備えた構成とされている。